专业:	材料科学与工程
姓名:	
学号:	
日期:	2024.11.9
地点:	<u>东 3-309</u> 桌号: <u>B9</u>

浙江大学实验报告

一、实验目的

- 1. 初步学习 MWORKS. Sysplorer 建模仿真平台;
- 2. 初步学习二极管的伏安特性;
- 3. 完成简单二极管伏安特性的仿真分析;
- 4. 探究与工程实际相应的模型仿真与分析。

二、主要仪器设备(必填)

电脑, MWORKS. Sysplorer 仿真平台。



三、实验完成过程

- 1. 进入 MWORKS. Sysplorer 建模仿真平台;
- 2. 加载模型库;
- 3. 按任务要求(如图1所示)从模型库导入相应的元器件,设置好参数;

门元件在 Modelica-Electrical-Digital-Gates 菜单中:

元件	目录	符号
非门	Modelica-Electrical-Digital-Gates-	✓ □ Gates
	InvGate	 InvGate-InvGate with 1 input value, composed by Not and sensitive inertial delay NandGate

与门	Modelica-Electrical-Digital-Gates- AndGate	AndGate AndGate-AndGate with multiple input
与非门	Modelica-Electrical-Digital-Gates- NandGate	NandGate Image: NandGate-NandGate with multiple input
或门	Modelica-Electrical-Digital-Gates- OrGate	VorGate OrGate OrGate OrGate OrGate OrGate-OrGate with multiple input Xoroate
或非门	Modelica-Electrical-Digital-Gates- NorGate	NorGate NorGate-NorGate with multiple input XnorGate
异或门	Modelica-Electrical-Digital-Gates- XorGate	NorGate XorGate XorGate-XorGate with multiple input
同或门	Modelica-Electrical-Digital-Gates- XnorGate	XnorGate XnorGate-XnorGate with multiple input Sources

数字信号的源使用 Modelica-Electrical-Digital-Sources 里面的项目

元件	目录	符号
输出	Modelica-Electrical-Digital-Sources- Set	Sources Set Set Set Set Set Digital Set Source
阶跃	Modelica-Electrical-Digital-Sources- Step	- Step - Table Step-Digital Step Source
时钟信号	Modelica-Electrical-Digital-Sources- DigitalClock	DigitalClock Converte DigitalClock-Digital Clock Source Resisters

其中,A处修改周期为4s,B处修改周期为1s,C处修改周期为2s。

- 4. 按原理图连线;
- 5. 完成仿真设置;

需要将仿真时长设置为10s。

6. 进行仿真;

7. 按任务要求读取、记录相关仿真测量结果;

8. 请和理论分析对比,判断仿真结果是否可以证实全加器正确工作。

四、实验结果

按要求记录自己的仿真电路图;



请记录此时数字电路激励源的设置(截图填在下表中):

	* 参数			
	startTime	0	s	Output = offset for time < startTime
	period	4	s	Time for one period
А	* 参数			
11	startTime	0	s	Output = offset for time < startTime
	period	1	s	Time for one period
B	参数			
D	startTime	0	s	Output = offset for time < startTime
	period	2	\$	Time for one period
C	width	50		Width of pulses in % of period
U				









请结合理论分析,是否能够说明上述实验能够验证全加器的逻辑。

全加器有一个1时输出10,有两个1时输出01,有三个1时输出11。根据波形输出图,可得该全加器的逻辑正确,验证成功。

五、心得体会(实验中出现的问题及解决方法,包括软件操作过程中出现的问题)

实验中的编号就是连接在门电路的编号,只能局限在1,2,否则可能会提示越界